

Docket No.: 2336-235

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Kook Hyun SUNWOO et al.

U.S. Patent Application No. *Not yet assigned*

Filed: *Herewith*

:  
:  
:  
:  
:  
:

Confirmation No. *Not yet assigned*

Group Art Unit: *Not yet assigned*

Examiner: *Not yet assigned*

For: FBAR BASED DUPLEXER DEVICE AND MANUFACTURING METHOD  
THEREOF

**CLAIM OF PRIORITY AND**  
**TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

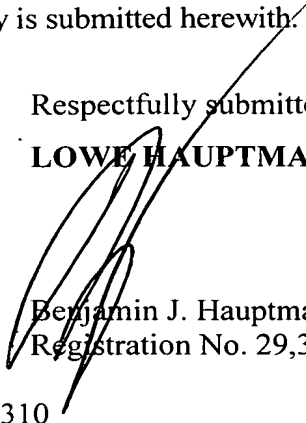
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicant hereby claims, in the present application, the priority of *Korean Patent Application No. 2003-67412, filed September 29, 2003*. The certified copy is submitted herewith.

Respectfully submitted,

**LOWE HAUPTMAN GILMAN & BERNER, LLP**

  
Benjamin J. Hauptman  
Registration No. 29,310

1700 Diagonal Road, Suite 310  
Alexandria, Virginia 22314  
(703) 684-1111 BJH/etp  
Facsimile: (703) 518-5499  
**Date: January 12, 2004**



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원 번호 : 10-2003-0067412  
Application Number

출원 년 월 일 : 2003년 09월 29일  
Date of Application SEP 29, 2003

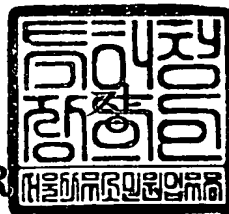
출원인 : 삼성전기주식회사  
Applicant(s) SAMSUNG ELECTRO-MECHANICS CO., LTD.



2003 년 10 월 16 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2003.09.29
【국제특허분류】	H03H 009/64
【발명의 명칭】	F B A R 듀플렉서 소자 및 그 제조 방법
【발명의 영문명칭】	FBAR duplexer device and packaging method thereof
【출원인】	
【명칭】	삼성전기 주식회사
【출원인코드】	1-1998-001806-4
【대리인】	
【명칭】	특허법인씨엔에스
【대리인코드】	9-2003-100065-1
【지정된변리사】	손원 ,함상준
【포괄위임등록번호】	2003-045784-9
【발명자】	
【성명의 국문표기】	선우국현
【성명의 영문표기】	SUNW00,Kook Hyun
【주민등록번호】	640428-1001313
【우편번호】	357-962
【주소】	충청남도 태안군 안면읍 중장리 1477-22
【국적】	KR
【발명자】	
【성명의 국문표기】	권종오
【성명의 영문표기】	KWON,Jong Oh
【주민등록번호】	710616-1042527
【우편번호】	441-110
【주소】	경기도 수원시 권선구 세류동 대한대우아파트 122동 1202호
【국적】	KR
【심사청구】	청구

## 【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인  
특허법인씨엔에스 (인)

## 【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 2 면 2,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 8 항 365,000 원

【합계】 396,000 원

## 【첨부서류】

1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 소형화가 가능하며 제조 공정의 간소화를 통해 비용절감 및 수율향상을 도모할 수 있는 FBAR 듀플렉서 소자 및 그 제조 방법에 관한 것으로서, 본 발명은 기판, 에어갭, 압전층이 순차적으로 적층형성되고, 상기 압전층에 전기적으로 연결된 다수의 전극패드와, 상기 다수 전극패드의 상부에 범프볼이 형성된 다수개의 FBAR 칩과, 듀플렉싱 회로가 형성된 기판을 마련하고, 상기 다수의 FBAR 칩을 범프 볼이 기판에 접촉되고 기판이 상부에 위치하도록 뒤집은 후, 각각의 범프 볼을 기판 상에 본딩한 후, 상기 다수 FBAR 칩의 측면과 상면을 위치하는 필름재질의 보호구조물을 형성하고, 상기 보호구조물이 덮히도록 몰딩부를 형성하는 것이다.

**【대표도】**

도 2

**【색인어】**

FBAR, 듀플렉서, 드라이필름, 몰딩, 플립칩본딩

【명세서】

【발명의 명칭】

F B A R 듀플렉서 소자 및 그 제조 방법{FBAR duplexer device and packaging method thereof}

【도면의 간단한 설명】

도 1a는 종래 FBAR 듀플렉서 소자의 단면구조도이다.

도 1b는 종래 다른 FBAR 듀플렉서 소자의 단면구조도이다.

도 2는 본 발명에 의한 FBAR 듀플렉서 소자의 단면구조도이다.

도 3은 본 발명에 의한 FBAR 듀플렉서 소자의 제조 방법을 나타낸 플로우차트이다.

도 4a 내지 도 4h는 본 발명에 의한 FBAR 듀플렉서 소자의 제조 공정을 공정별로 나타낸 도면이다.

\* 도면의 주요 부분에 대한 부호의 설명 \*

110 : PCB 기판

120 : FBAR 칩

130 : 보호구조물

140 : 몰딩부

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <11> 본 발명은 박막형 체적 탄성 공진기(Film Bulk Acoustic resonator, 이하 FBAR 라 한다)로 구현되는 FBAR 듀플렉서 소자 및 그 제조 방법에 관한 것으로서, 보다 상세하게는 소형화가 가능하며 제조 공정의 간소화를 통해 비용절감 및 수율향상을 도모할 수 있는 FBAR 듀플렉서 소자 및 그 제조 방법에 관한 것이다.
- <12> 통신산업이 발달되면서, 무선통신 제품은 점차 소형화, 고품질화 및 다기능화되어 가고 있다. 이러한 경향에 맞추어 무선통신 제품에 사용되는 부품에 대하여 소형화 및 고품질화가 절실히 요구된다.
- <13> 이러한 소형화 요구를 만족시키기 위하여, 최근에는 박막형태로 이루어져 집적화에 유리하고 특성이 우수한 FBAR를 이용하여 무선통신기기의 주요 부품들, 예를 들어, 필터, 듀플렉서를 제조하기 위한 연구가 이루어지고 있다.
- <14> 일반적으로, FBAR 칩은 웨이퍼상에 압전층을 형성하고, 상기 압전층의 상하부에는 압전층에 전기를 가하여 진동시키기 위한 상하부전극을 형성하여, 더하여 상기 압전층에서의 공진 특성을 향상시키도록 압전층의 하부에는 소정의 에어갭을 형성하여 이루어진다.
- <15> 도 1a 및 도 1b는 상기의 FBAR를 이용하여 구현된 종래의 FBAR 듀플렉서 소자의 구조를 보인 단면도이다.
- <16> 도 1a에 보인 FBAR 듀플렉서 소자는, 공통단자 및 송/수신단자와, 상기 단자들과 Tx필터부 및 Rx필터부를 전기적으로 연결하는 회로패턴이 형성되며 하부의 지지부로서 기능하는

기판(11)위에 Tx필터부와 Rx필터부를 각각 구성하기 위한 둘 이상의 FBAR칩(12)이 실장되어, 상기 기판(11) 상의 회로패턴에 전기적으로 연결된 후, 상기 다수의 FBAR 칩(12)이 완전히 밀폐되도록 상기 기판(11)의 상부에 실링제 등으로 몰딩부(13)를 형성한 것이다.

<17>       상기에서, 기판(11)은 구현되는 회로의 복잡성으로 인하여, PCB(printed circuit board)나 LTCC 기판을 주로 사용한다. 특히, 저가격, 특성, 생산성의 면에서 장점이 많은 PCB가 채택되는데, 이 경우 상기 도 1a에 도시된 바와 같이, 몰딩 공정으로부터 FBAR 칩(12) 내부의 소자 기능부, 즉, 압전층, 에어갭, 전극층 등을 보호하기 위한 보호구조물이 요구된다. 여기서, 보호구조물은, 웨이퍼 레벨 패키지(WLP) 기술을 이용하여 소정 두께를 웨이퍼를 가공한 후, FBAR의 기판웨이퍼상부에 접합함에 의해 형성된다.

<18>       그런데, 상기와 같이 FBAR(12)에 보호구조물을 형성하는 경우는, 내부의 소자 기능부를 보호하면서 소자 기능부로 전기적 접속이 가능한 구조가 요구되기 때문에, FBAR 칩(12)의 구조 및 제조 공정이 복잡해진다는 문제점이 있다.

<19>       또한, 웨이퍼 레벨 패키지 공정에 의하여 패키징된 FBAR칩(12)을 기판(11)에 본딩하는 경우, 상기 웨이퍼 레벨 패키징된 FBAR 소자의 크기가 대략 1×1mm로서 아주 소형이기 때문에, 이로 인하여 패키지를 구성하는 캡과 기판의 실링면적이 구동부를 제외하면 대략 30~100 $\mu$ m정도로 접합시 소자가 견딜 수 있는 온도가 대략 300℃이므로, 실링후 신뢰성이 확보되는 실링의 방법이 상당히 제한적이다.

<20>       더불어, 정밀가공을 통하여 FBAR 소자를 양산한다하더라도, 복잡한 공정으로 인하여, 적정한 수율을 얻기가 어렵다는 문제점이 있다.



- <21> 이러한 문제를 해결하고자 LTCC 기술을 이용하기도 하는데, 이는 도 1b에 도시된 바와 같이, LTCC공정에 의하여 다수의 세라믹 시트를 적층하여 내부에 공동이 형성되는 LTCC기판(15)을 형성하고, 상기 LTCC기판(15)의 공동에 다수의 FBAR칩(16)을 실장한 후, 와이어 본딩에 의하여 전기적 접속을 수행한 후, 상기 LTCC기판(15)의 상부에 금속리드(17)를 용착하거나 심 실링한다.
- <22> 이 경우, 듀플렉싱 기능을 수행하는 회로가 상기 LTCC기판(15)의 내부에 다층으로 형성되기 때문에, 단층 PCB 기판을 이용하는 경우보다 사이즈를 감소시킬 수 있다. 또한, 몰딩할 필요가 없고, LTCC기판(15)에 의해 형성된 측벽에 의하여 FBAR칩(16)이 보호될 소정의 보호구조물이 형성되기 때문에, 상기 실장되는 FBAR칩(16)에는 별도의 보호구조물이 형성될 필요가 없다. 즉, 상기 FBAR칩(16)은 FBAR 기판웨이퍼 상에 수직방향으로 일렬로 배열되는 에어갭, 압전층, 및 전극층들만이 형성된다.
- <23> 그런데, 상기의 LTCC 공정을 이용한 경우는, LTCC 소성시 비틀림이 발생되기 때문에, 리드(17)와 LTCC 기판(15)의 본딩불량으로 인한 리크(leak) 문제가 심각하고, 더불어, LTCC기판(15)이 여러 층의 세라믹 시트를 적층하기 때문에, 기판 자체의 불량 발생가능성이 높다는 문제점이 있다.
- <24> 이상의 방식들이 소형화에 가능 유효한 방법으로 사용되고 있으나, 앞서 설명한 바와 같이, 복잡한 가공공정으로 인한 불량의 가능성이 항상 존재하기 때문에, 양산시 마진의 확보가 어렵고, 생산 적용시 불필요한 고비용 구조를 가지게 되고 동시에 사용자 불량 발생 가능성이 높다는 문제점이 있다.

**【발명이 이루고자 하는 기술적 과제】**

- <25> 본 발명은 상술한 종래의 문제점을 해결하기 위하여 제안된 것으로서, 그 목적은 소형화가 가능하며 제조 공정의 간소화를 통해 비용절감 및 수율향상을 도모할 수 있는 FBAR 듀플렉서 소자 및 그 제조 방법을 제공하는 것이다.

**【발명의 구성 및 작용】**

- <26> 상술한 본 발명의 목적을 달성하기 위한 구성수단으로서, 본 발명에 의한 FBAR 듀플렉서 소자의 제조 방법은 기판, 에어갭, 압전층이 순차적으로 적층형성되고, 상기 압전층에 전기적으로 연결된 다수의 전극패드와, 상기 다수 전극패드의 상부에 범프볼이 형성된 FBAR 칩을 다수개 마련하는 단계; 듀플렉싱 회로가 형성된 기판을 마련하는 단계; 상기 다수의 FBAR 칩을 범프 볼이 기판에 접촉되게 한 후 기판이 하부에 위치하도록 뒤집은 후, 각각의 범프 볼을 기판 상에 본딩하는 단계; 상기 다수 FBAR 칩의 측면과 상면을 위치하는 필름재질의 보호구조물을 형성하는 단계; 및, 상기 보호구조물이 덮히도록 상기 기판의 상부에 몰딩부를 형성하는 단계를 포함한다.
- <27> 더하여, 본 발명에 의한 FBAR 듀플렉서 소자의 제조 방법에 있어서, 상기 다수의 FBAR 칩을 마련하는 단계는 FBAR칩용 기판웨이퍼를 다수의 행과 열로 배치된 구역으로 나누고, 각 구역별로 희생층을 형성하는 단계; 상기 희생층의 상부에 각각의 압전층을 형성하는 단계; 상기 압전층에 전기적으로 연결되는 전극패드를 상기 FBAR 칩용 기판웨이퍼의 각 구역별로 형성하는 단계; 상기 희생층을 제거하여 에어갭을 형성하는 단계; 및, 상기 FBAR칩용 기판웨이퍼를 각 구역별로 절단하여 다수의 FBAR칩을 만드는 단계로 이루어지는 것을 특징으로 한다.

- <28> 또한, 본 발명에 의한 FBAR 듀플렉서 소자의 제조 방법에 있어서, 상기 보호구조물 형성 단계는 상기 FBAR칩과 기판의 상부 전 표면에 드라이필름을 라미네이팅시키는 단계; 및, 기판 상에 형성된 불필요한 드라이필름을 제거하는 단계로 이루어질 수 있다.
- <29> 또한, 본 발명에 의한 FBAR 듀플렉서 소자의 제조 방법에 있어서, 상기 기판은 PCB 시트(sheet)인 것을 특징으로 한다.
- <30> 또한, 본 발명에 의한 FBAR 듀플렉서 소자의 제조 방법에 있어서, 보호구조물은 무감광성 폴리머 필름, 감광성 폴리머 필름을 포함하는 필름형태의 절연성 필름으로 이루어지는 것을 특징으로 한다.
- <31> 또한, 본 발명에 의한 FBAR 듀플렉서 소자의 제조 방법에 있어서, 기판상의 불필요한 부분에 형성된 필름을 제거하는 단계는 마스크를 이용한 제거할 부분을 노광시키는 단계; 및, 상기 노출된 부분을 현상액의 화학적 반응과 고압디스펜싱(high pressure dispensing)에 의한 물리적 반응을 동시에 적용하여 제거하는 단계로 이루어질 수 있다.
- <32> 더하여, 상기 목적을 달성하기 위한 다른 구성수단으로서, 본 발명의 FBAR 듀플렉서 소자는 듀플렉싱회로가 구현된 PCB 기판; FBAR용 기판과, 상기 FBAR용 기판의 하면에 형성되는 에어갭과, 상기 에어갭의 하부에 형성되는 압전층과, 상기 압전층과 전기적으로 연결되도록 상기 FBAR용 기판의 하부에 형성된 다수의 전극패드와, 상기 전극패드의 하부에 형성되어 PCB 기판의 상부면과 본딩되는 다수의 범프볼을 포함하는 다수의 FBAR 칩; 상기 다수 FBAR 칩의 측면과 상부면을 커버하도록 상기 PCB 기판 상에 라미네이팅된 필름재질의 보호구조물; 및, 상기 보호구조물을 완전히 덮도록 상기 PCB 기판상부에 형성된 몰딩부로 이루어진다.

- <33>       상기 본 발명에 의한 FBAR 듀플렉서 소자에 있어서, 상기 보호 구조물은 상기 PCB 기판의 상부에 진공증착된 감광성 폴리머 필름 및 비감광성 폴리머 필름을 포함하는 절연성 필름으로 이루어지는 것을 특징으로 한다.
- <34>       이하, 첨부한 도면을 참조하여 본 발명에 의한 FBAR 듀플렉서 소자 및 그 제조 방법에 대하여 상세하게 설명한다.
- <35>       도 2는 본 발명에 의한 FBAR 듀플렉서 소자의 구조를 설명하기 위한 소자 단면도이다.
- <36>       도시된 바와 같이, 본 발명에 의한 FBAR 듀플렉서 소자는 공통단자 및 송/수신단자와 상기 단자들과 Tx필터부 및 Rx필터부를 전기적으로 연결하는 회로패턴이 형성되며 하부의 지지부로서 기능하는 기판(110)과, 상기 기판(110)의 상부에 플립칩 본딩 구조로 실장되어 각각 Tx필터부와 Rx필터부를 구성하는 다수의 FBAR 칩(120)과, 상기 다수의 FBAR 칩(120) 각각의 상부와 측면에 일체로 덮이는 필름제로 이루어진 보호구조물(130)과, 상기 보호구조물(130)이 완전히 덮히도록 상기 기판(110)의 상부에 형성된 몰딩부(23)로 이루어진다.
- <37>       상기에서, 기판(110)은 PCB(printed circuit board) 기판이나 LTCC 기판등 회로형성이 가능한 어떠한 종류의 기판이라도 사용할 수 있지만, 가격이나 생산성의 측면에서 다층 PCB 기판을 사용하는 것이 바람직하며, 특히 각각 다수의 행과 열로 일정하게 배열된 다층 PCB 쉬트(sheet)로 이루어질 수 도 있다.
- <38>       그리고, 상기 FBAR 칩(120)은 하부에 에어갭(122)이 형성된 소정 크기의 FBAR칩용 기판(121)과, 상기 에어갭(122)의 하부에 위치하도록 상기 기판(121)의 하부면에 형성되는 압전층(123)과, 상기 압전층(123)과 전기적으로 연결되어 신호를 입출력하기 위하여 상기 기판(121)

의 하부면에 형성된 다수의 전극패드(124)와, 상기 다수의 전극패드(124)의 하부에 형성되며 듀플렉서용 기판(110)의 상부에 본딩되는 다수의 범프 볼(125)로 이루어진다.

<39> 즉, 상기 FBAR 칩(120)은 FBAR칩용 기판(121), 에어갭(122), 압전층(123)의 순차적으로 배치되고, 상기 압전층(123)에 전기적으로 연결된 다수의 전극패드(124)가 형성된 상태에서, 범프볼(bump ball)(125)을 각 전극패드(14)상에 형성한 후, 상기 기판(121)이 상부에 위치하도록 상기 FBAR 칩(120)을 뒤집어, 범프볼(125)과 듀플렉서용 기판(110)을 본딩시킨 것이다.

<40> 이때, 상기 FBAR 칩의 기판(121)이 상부에 위치하므로, 기판(121)이 소자의 상부 커버기능을 수행할 수 있으며, 더불어, 범프볼(125)의 두께에 의하여 상기 FBAR 칩(120)의 압전층(123)과 듀플렉서용 기판(110)의 사이에 소정의 간격이 존재하게 된다.

<41> 따라서, 상기와 같이 플립칩 본딩된 FBAR 칩(121)의 상부에 소정의 드라이필름을 코팅하여 보호구조물(130)의 형성시, 상기 보호구조물(130)이 FBAR 칩(120)의 기판(121)에 의해 지지되기 때문에, 별도의 측벽을 형성할 필요가 없으며, 보호구조물(130)의 형성이 한번의 공정으로 이루어질 수 있게 된다.

<42> 그리고, 상기 보호구조물(120)은 감광성 폴리머 필름 또는 비감광성 폴리머 필름을 포함하는 모든 절연 필름중 하나를 이용하여 이루어진 것으로서, 라미네이팅, 노광, 현상, 경화등과 같은 일반적인 박막 공정 프로세스에 의하여 성형 및 가공되기때문에, 정밀가공이 가능하고, 웨이퍼 레벨 패키지와 비교하여 공정이 단순하여 불량 발생율이 감소될 수 있다. 또한, 공정이 복잡한 웨이퍼 레벨 패키지와 비교할 때, 수율 및 생산성이 높은데 반하여, 생산단가는 저렴할 수 있다. 더불어, 소정의 절연필름을 FBAR 칩(120)의 상부에 코팅한 후, UV 광에 노출시킴으로서, 그 강도를 향상시킬 수 도 있다.

- <43>        그 다음, 상기 몰딩부(14)는 실링제 등을 상기 다수 FBAR 칩(120)을 덮도록 기판(110)의 상부에 도포한 후, 경화시켜 형성된다.
- <44>        따라서, 상기 범프볼(125)의 두께에 의하여 압전층(120) 등이 정상적으로 기능할 수 있는 소정의 보호공간이 마련되고, 상기 필름재질로 이루어진 보호구조물(130)은 상기 보호공간을 외부로부터 밀폐시킴으로서, 상기 몰딩부(140)의 형성시 발생하는 외부자극으로부터 상기 FBAR칩(120)을 보호한다.
- <45>        도 3은 이상 설명한 바와 같은 구조를 갖는 본 발명에 의한 FBAR 듀플렉서 소자의 제조 방법을 순차적으로 나타낸 플로우차트이다.
- <46>        그리고, 도 4a 내지 도 4h는 본 발명에 의한 FBAR 듀플렉서 소자의 제조 공정의 일실시 예를 보인 공정도이다.
- <47>        이하, 상기 도 3과 도 4a 내지 도 4h를 참조하여 본 발명에 의한 FBAR 듀플렉서 소자의 제조 방법에 대한 설명한다.
- <48>        본 발명의 FBAR 듀플렉서 소자 제조 방법은, 다수의 에어갭, 압전층, 및 전극이 일정 간격으로 형성된 FBAR 웨이퍼로부터 시작된다(301).
- <49>        도 4a는 에어갭(402), 압전층(403) 및 전극(404)이 형성된 FBAR 웨이퍼(401)를 도시한 것으로서, 상기 에어갭(402)과 압전층(403) 및 전극(404)은 알려져 있는 여러 방식에 의하여 형성될 수 있으며, 예를 들면, 소정 면적의 FBAR칩용 기판웨이퍼 표면을 다수의 행과 열로 배치된 구역으로 나누고, 각 구역별로 희생층을 형성하고, 상기 희생층의 상부에 각각 압전층을 형성한 후, 이어 상기 압전층에 전기적으로 연결되는 전극패드를 상기 FBAR 칩용 기판웨이퍼의

각 구역별로 형성한다. 그리고 나서, 상기 희생층을 제거함으로서, 수직방향으로 배열된 에어 갭(402)과 압전층(403)을 형성할 수 있다.

<50> 다음으로, 도 4b에 도시된 바와 같이, 상기 마련된 FBAR 칩용 웨이퍼의 전극패드(404)의 상부에 각각 범프볼(405)을 형성한다(302).

<51> 상기와 같이, 웨이퍼레벨에서 범프볼(405)를 형성하는 것은 한번의 공정으로 다수의 소자에 대한 범프볼을 형성할 수 있으므로, 개별 FBAR 칩상에 형성하는 것에 비하여 유리하다.

<52> 그 다음, 도 4c에 도시된 바와 같이, 에어갭(402), 압전층(403), 전극패드(404), 및 범프볼(405)까지 형성된 FBAR칩용 웨이퍼(401)을 기설정된 절단선을 따라 절단하여 개별 FBAR칩(406)을 제조한다(303).

<53> 상기의 단계 301 ~ 단계303의 공정에 의하여, 원하는 공진특성을 각각 갖는 FBAR 칩(406)이 다수개 마련되면, 상기 마련된 다수의 FBAR칩(406)을 뒤집어 각각의 위치에서 범프볼(405)과 듀플렉서용 기판(407)을 본딩한다(304). 이에, FBAR칩(406)은 하부를, 기판은 상부를 향하게 된다. 도 4D는 플립칩 본딩된 FBAR 칩(406)을 보인 도면이다.

<54> 그리고 나서, 도 4e에 도시된 바와 같이, 듀플렉서용 기판(407) 및 다수 FBAR칩(406)의 상부에 드라이필름(408)을 라미네이팅 시킨다(305). 이때, 진공 라미네이터(vacuum laminator)를 이용하여 라미네이팅시킴으로서 드라이필름(408)이 FBAR칩(406)의 상부뿐만아니라 측면까지 드라이필름(408)으로 코팅되도록 한다.

<55> 그 다음, 도 4f에 도시된 바와 같이, 듀플렉서용 기판(407)의 상부에 라미네이팅된 필름을 제거하여, 듀플렉서용 전극등을 외부에 노출시킨다.

<56> 이어서, 도 4g에 도시된 바와 같이, 상기 듀플렉서용 기판(407)을 다이싱(dicing)하여 주파수 및 기타 듀플렉서의 특성에 영향을 주는 인자들을 제거한다. 또한, 상기 듀플렉서용 기판(407)을 UV 광에 노출시켜 라미네이팅된 필름(409)을 경화시킨다(307).

<57> 그리고, 상기 다이싱된 듀플렉서용 기판(407)의 상부를 실링제로 몰딩한 후 경화시켜 도 4h와 같이 패키징된 FBAR 듀플렉서 소자를 제조한다(308).

#### 【발명의 효과】

<58> 상술한 바와 같이, 본 발명에 의하면, 드라이필름과 플립칩본딩구조를 이용하여 FBAR 칩의 보호공간을 형성함으로써, 종래에 비하여 실링 정도를 향상시킬 수 있으며, 더하여 FBAR 칩을 보호하는 보호구조물의 측면과 상면을 동일한 공정에 의하여 형성함으로써, 제조 공정을 단순화시키고, 그 결과, 수율을 높이면서 투자비 및 생산비를 절감시킬 수 있는 우수한 효과가 있다.



**【특허청구범위】****【청구항 1】**

기판, 에어갭, 압전층이 순차적으로 적층형성되고, 상기 압전층에 전기적으로 연결된 다수의 전극패드와, 상기 다수 전극패드의 상부에 범프볼이 형성된 FBAR 칩을 다수개 마련하는 단계;

듀플렉싱 회로가 형성된 기판을 마련하는 단계;

상기 다수의 FBAR 칩을 범프 볼이 기판에 접촉되게 한 후 기판이 상부를 향하도록 뒤집은 후, 각각의 범프 볼을 기판 상에 본딩하는 단계;

상기 다수 FBAR 칩의 측면과 상면을 위치하는 필름재질의 보호구조물을 형성하는 단계;

상기 보호구조물이 덮히도록 상기 기판의 상부에 몰딩부를 형성하는 단계

를 포함하는 FBAR 듀플렉서 소자의 제조 방법.

**【청구항 2】**

제 1 항에 있어서, 상기 다수의 FBAR 칩을 마련하는 단계는

FBAR 칩용 기판웨이퍼를 다수의 행과 열로 배치된 구역으로 나누고, 각 구역별로 희생층을 형성하는 단계;

상기 희생층의 상부에 각각의 압전층을 형성하는 단계;

상기 압전층에 전기적으로 연결되는 전극패드를 상기 FBAR 칩용 기판웨이퍼의 각 구역별로 형성하는 단계;

상기 희생층을 제거하여 에어갭을 형성하는 단계;

상기 다수의 전극패드에 각각 범프볼을 형성하는 단계; 및

상기 FBAR칩용 기판웨이퍼를 각 구역별로 절단하여 다수의 FBAR칩을 만드는 단계로 이루어지는 FBAR 듀플렉서 소자의 제조 방법.

**【청구항 3】**

제 1 항에 있어서, 상기 보호구조물 형성 단계는

상기 FBAR칩과 기판의 상부 전 표면에 드라이필름을 라미네이팅시키는 단계; 및

상기 기판상에 형성된 불필요한 드라이필름을 제거하는 단계로 이루어지는 FBAR 듀플렉서 소자의 제조 방법.

**【청구항 4】**

제 1 항에 있어서, 상기 기판은 PCB 시트(sheet)인 것인 FBAR 듀플렉서 소자의 제조 방법.

**【청구항 5】**

제 3 항에 있어서, 상기 드라이필름은 무감광성 폴리머 필름, 감광성 폴리머 필름을 포함하는 필름형태의 절연성 필름인 것을 특징으로 하는 FBAR 듀플렉서 소자의 제조 방법.

**【청구항 6】**

제 3 항에 있어서, 상기 필름 제거 단계는

마스크를 이용한 제거할 부분을 노광시키는 단계; 및

상기 노출된 부분을 현상액의 화학적 반응과 고압디스펜싱(high pressure dispensing)에 의한 물리적 반응을 동시에 적용하여 제거하는 단계로 이루어지는 FBAR 듀플렉서 소자의 제조 방법.

**【청구항 7】**

듀플렉싱회로가 구현된 PCB 기판;

FBAR 용 기판과, 상기 FBAR용 기판의 하면에 형성되는 에어갭과, 상기 에어갭의 하부에 형성되는 압전층과, 상기 압전층과 전기적으로 연결되도록 상기 FBAR용 기판의 하부에 형성된 다수의 전극패드와, 상기 전극패드의 하부에 형성되어 PCB 기판의 상부면과 본딩되는 다수의 범프볼을 포함하는 다수의 FBAR 칩;

상기 다수 FBAR 칩의 측면과 상부면을 커버하도록 상기 PCB 기판 상에 라미네이팅된 필름재질의 보호구조물; 및

상기 보호구조물을 완전히 덮도록 상기 PCB 기판상부에 형성된 몰딩부

로 이루어지는 FBAR 듀플렉서 소자.

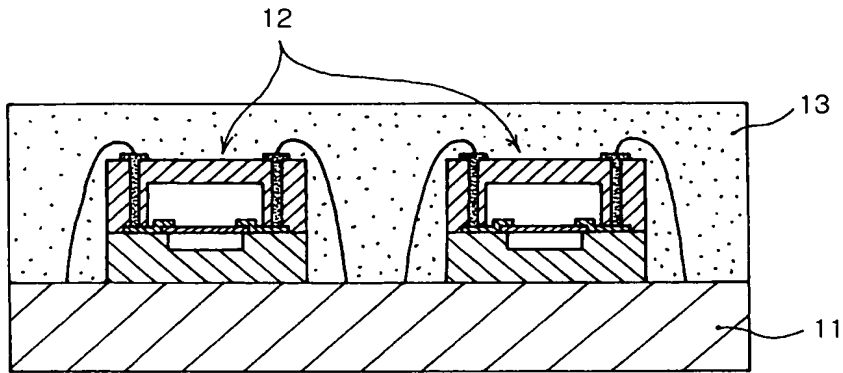
**【청구항 8】**

제 7 항에 있어서, 상기 보호 구조물은

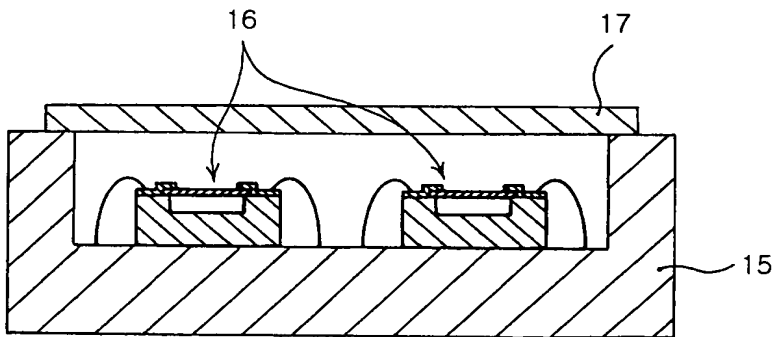
상기 PCB 기판의 상부에 진공증착된 감광성 폴리머 필름 및 비감광성 폴리머 필름을 포함하는 절연성 필름으로 형성되는 FBAR 듀플렉서 소자.

【도면】

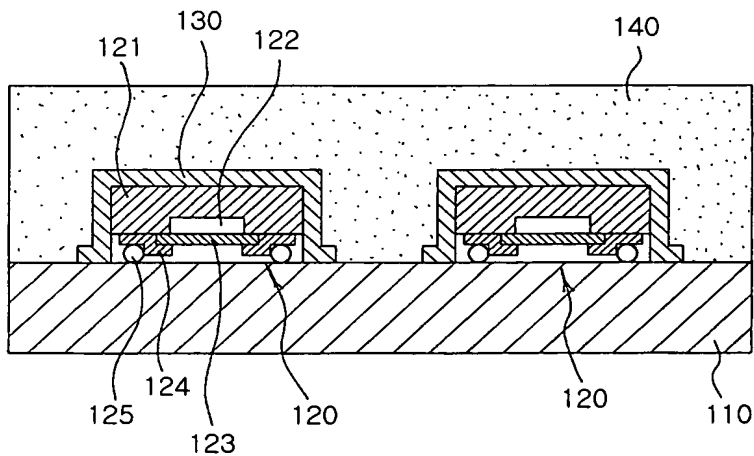
【도 1a】



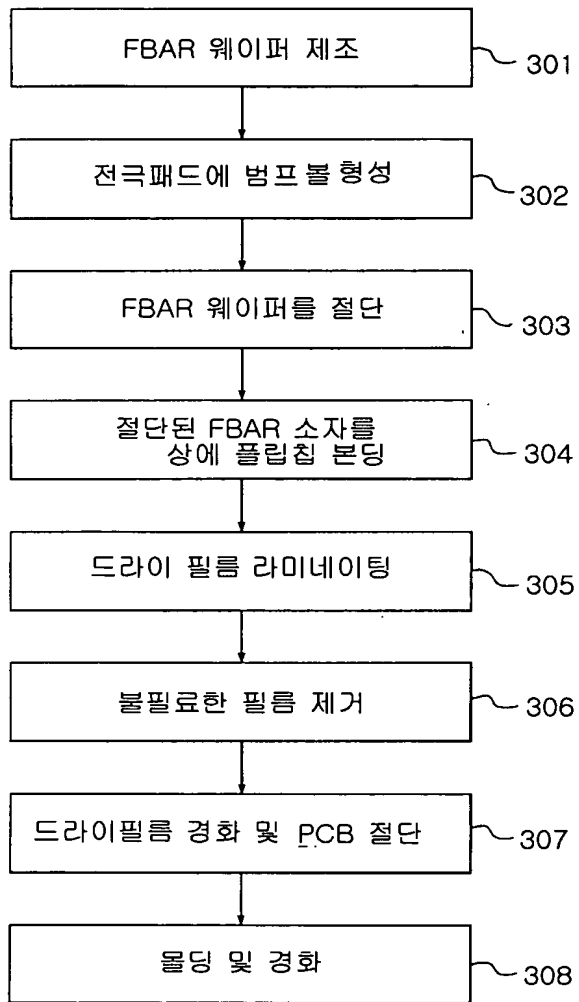
【도 1b】



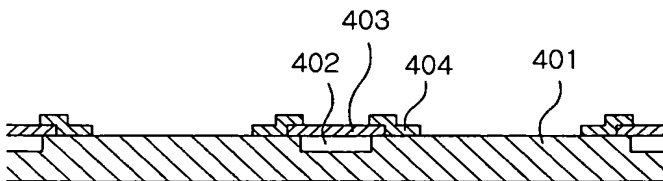
【도 2】



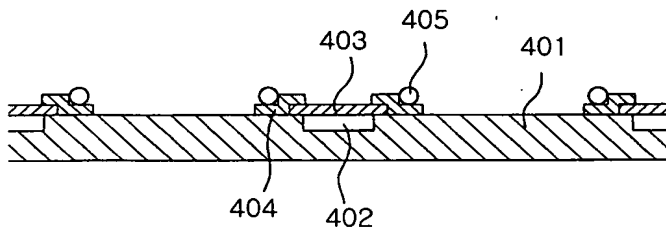
【도 3】



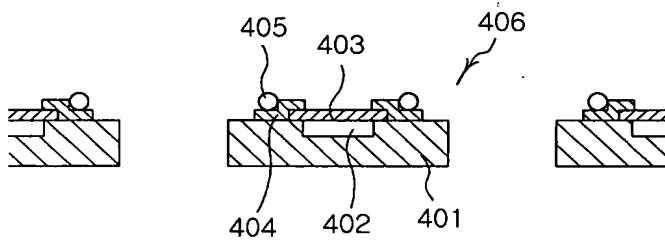
【도 4a】



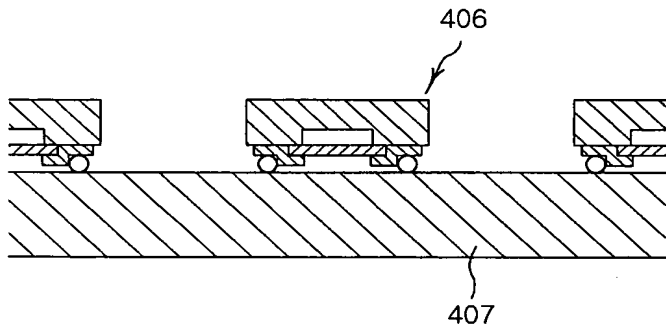
【도 4b】



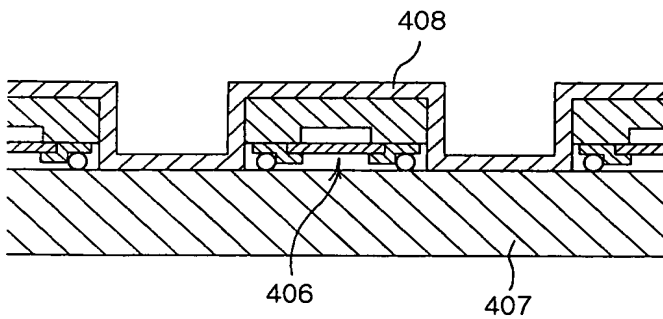
【도 4c】



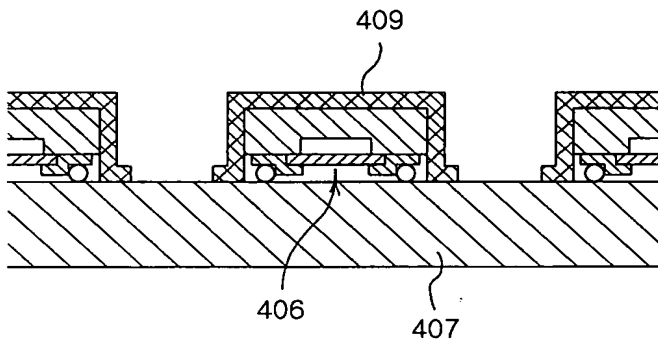
【도 4d】



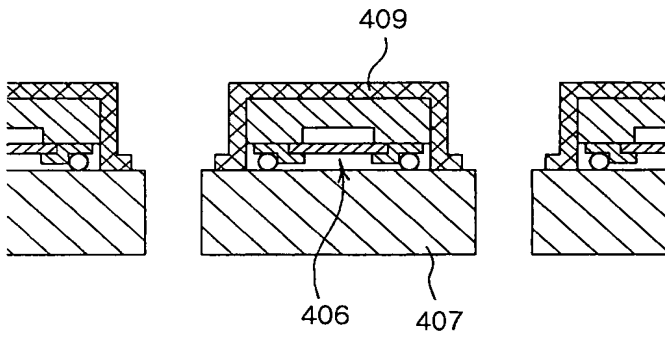
【도 4e】



【도 4f】



【도 4g】



【도 4h】

